

Kotitehtävät 03.12.2001

(Viimeinen palautuspäivä täysillä pisteillä 27.12.2001. Jokaiseen vastauspaperiin nimi, opiskelijanumero, tehtävän päiväys sekä numero.)

1. Tutustu P. Bjessen väitöskirjan (Gate Level Description of Synchronous Hardware and Automatic Verification Based on Theorem Proving. Doctoral Dissertation, Department of Computing Science, Chalmers University of Technology, 2001; linkki PS-versioon löytyy kurssin kotisivulta) lukuun 7 ja vastaa seuraaviin kysymyksiin.
 - a) Luvussa 7 on käytetty rajoitettua mallintarkastusta (bounded model checking) virheiden löytämiseen. Millaisia lisäyksiä ja muutoksia käytettyyn menetelmään pitäisi tehdä, jotta sillä voitaisiin näyttää, että järjestelmä toteuttaa muotoa "kaikissa järjestelmän saavutettavissa olevissa tiloissa pätee ehto P " olevat turvallisuusominaisuudet.
 - b) Arvioi kriittisesti luvussa 7 tehtyä tehokkuusarvioita BDD-pohjaisesta mallintarkastuksesta sekä rajoitetusta mallintarkastuksesta PROVER- ja GRASP-työkaluilla. Mitä johtopäätöksiä voidaan oikeastaan vetää annetuista koetuloksista ja minkälaisin oletuksin?
2. (P. Bjessen väitöskirjan luku 8)
 - a) Anna piirin toggle₄ (kuva 8.3) tilasiirtymäkaavio (state transition diagram).
 - b) Osoita, että toggle₁ (kuva 8.1) ja toggle₃ (kuva 8.2) ovat ekvivalentteja käyttäen luvun 8.4.1 saavutettavuusanalyysia.
3. (P. Bjessen väitöskirjan luku 8)
 - a) Anna piirille toggle₃ (kuva 8.2) lause Reduce(Diam₁) (ks. sivu 133) ja tutki, onko se tautologia (vihje: voit käyttää luvun 8.5 menetelmiä lauseen sieventämiseen).
 - b) Osoita, että toggle₁ (kuva 8.1) ja toggle₃ (kuva 8.2) ovat ekvivalentteja käyttäen luvun 8.4.3 induktio-menetelmää (vihje: mieti sopiva induktio-syvyys).